

DIALOG(R)File 351:Derwent WPI
(c) 2003 Thomson Derwent. All rts. reserv.

014622868 **Image available**

WPI Acc No: 2002-443572/200247

XRAM Acc No: C02-126169

XRPX Acc No: N02-349501

Electron-emitting device for, e.g. displays, includes first electrode, insulating layer, second electrode, and electron-emitting film, which are subsequently arranged on substrate surface

Patent Assignee: CANON KK (CANO); NOMURA K (NOMU-I)

Inventor: NOMURA K

Number of Countries: 002 Number of Patents: 002

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
US 20020047513	A1	20020425	US 2001955137	A	20010919	200247 B
JP 2002170483	A	20020614	JP 2001277158	A	20010912	200254

Priority Applications (No Type Date): JP 2001277158 A 20010912; JP 2000289184 A 20000922

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
US 20020047513	A1		32	H01J-001/62	
JP 2002170483	A		16	H01J-001/304	

Abstract (Basic): US 20020047513 A1

NOVELTY - An electron-emitting device comprises first electrode, insulating layer (13), second electrode, and electron-emitting film, which are sequentially formed on substrate (11) surface. The second electrode has two side surfaces that oppose each other in direction parallel to substrate surface. The electron-emitting film is arranged so as it can be shifted close to one of the two side surfaces.

DETAILED DESCRIPTION - INDEPENDENT CLAIMS are included for the following:

(a) an electron-emitting apparatus comprising electron-emitting device and an anode (16);

(b) an electron source formed by arranging electron-emitting apparatus;

(c) an image-forming apparatus comprises electron source and image forming member where an image is formed by irradiation with electrons emitted from electron source.

The electron-emitting device comprises first electrode, second electrode, and electron-emitting film. A distance between the anode and electron-emitting film is longer than that between the anode and second electrode. A distance between the anode and first electrode is longer than the distance between the anode and electron-emitting film. The electron source emits electrons from the electron-emitting apparatus according to an input signal.

USE - For electron-emitting apparatus e.g., displays.

ADVANTAGE - The inventive device is driven by low voltage, has uniform electron-emitting characteristics, produces electron beams having small diameters, has simple construction, and is easy to be manufactured.

DESCRIPTION OF DRAWING(S) - The drawing shows a schematic cross-sectional view of the construction of the electron-emitting device.

substrate (11)
first electrode (12)
insulating layer (13)
second electrode (14)
electron-emitting film (15)

anode (16)

pp; 32 DwgNo 1/20

Technology Focus:

TECHNOLOGY FOCUS - ELECTRONICS - Preferred Components: A first voltage applying mechanism feeds an anode with potential that is higher than potentials applied to the first and second electrode. A second voltage applying mechanism feeds a voltage between the first and second electrodes. When no electrons are emitted from the electron-emitting film (15), a potential applied to first electrode (12) is set so as to be below the potential applied to the second electrode (14).

INORGANIC CHEMISTRY - Preferred Components: The electron-emitting film includes carbon or carbon compound. The carbon compound can be diamond-like carbon, graphite, diamond, carbon nanotube, graphitic nanofiber, and/or fullerene. The carbon can be graphene(s) that are laminated in an axial direction of the fiber.

Title Terms: ELECTRON; EMIT; DEVICE; DISPLAY; FIRST; ELECTRODE; INSULATE; LAYER; SECOND; ELECTRODE; ELECTRON; EMIT; FILM; SUBSEQUENT; ARRANGE; SUBSTRATE; SURFACE

Derwent Class: L03; U12; V05; X26

International Patent Class (Main): H01J-001/304; H01J-001/62

International Patent Class (Additional): H01J-029/04; H01J-031/12; H01J-063/04

File Segment: CPI; EPI

Manual Codes (CPI/A-N): L03-C02

Manual Codes (EPI/S-X): U12-E01; V05-D05; X26-A02

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-170483

(P2002-170483A)

(43) 公開日 平成14年6月14日 (2002.6.14)

(51) Int.Cl.⁷

識別記号

F I

テーマコード(参考)

H 0 1 J 1/304

H 0 1 J 29/04

5 C 0 3 1

29/04

31/12

C 5 C 0 3 6

31/12

1/30

F

審査請求 未請求 請求項の数19 O L (全 16 頁)

(21) 出願番号 特願2001-277158(P2001-277158)

(71) 出願人 000001007

(22) 出願日 平成13年9月12日 (2001.9.12)

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(31) 優先権主張番号 特願2000-289184(P2000-289184)

(72) 発明者 野村 和司

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(32) 優先日 平成12年9月22日 (2000.9.22)

(33) 優先権主張国 日本 (J P)

(74) 代理人 100085006

弁理士 世良 和信 (外2名)

Fターム(参考) 5C031 DD17

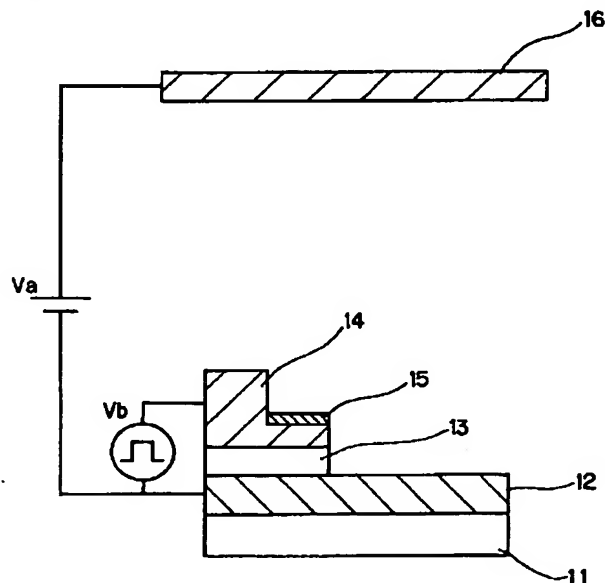
5C036 EF01 EF06 EG02 EG12

(54) 【発明の名称】 電子放出装置、電子源、画像形成装置及び電子放出素子

(57) 【要約】

【課題】 低電圧での駆動が可能であり、電子放出特性の均一性が高く、放出電子のビーム径が小さく、かつ、構成が簡素で、容易に製造し得る電子放出装置、電子源、画像形成装置及び電子放出素子を提供する。

【解決手段】 第一の電極12と、第一の電極12とは絶縁されて設けられる第二の電極14と、第二の電極14に接続された電子放出膜15とを有する電子放出素子と、電子放出膜15から所定の距離を隔てて設けられた陽極16とを設け、第一の電極12と第二の電極14と電子放出膜15は、陽極16に対向しており、陽極16と電子放出膜15との距離が、陽極16と第二の電極14との距離よりも長く、陽極16と第一の電極12との距離が、陽極16と電子放出膜15との距離よりも長い。



【特許請求の範囲】

【請求項1】第一の電極と、前記第一の電極とは絶縁されて設けられる第二の電極と、前記第二の電極に接続された電子放出膜とを有する電子放出素子と、前記電子放出膜から所定の距離を隔てて設けられた陽極とを有する電子放出装置であって、前記第一の電極と前記第二の電極と前記電子放出膜は、前記陽極に対向しており、前記陽極と前記電子放出膜との距離が、前記陽極と前記第二の電極との距離よりも長く、前記陽極と前記第一の電極との距離が、前記陽極と前記電子放出膜との距離よりも長いことを特徴とする電子放出装置。

【請求項2】前記陽極に前記第一の電極および第二の電極に印加する電位よりも高い電位を印加する第一の電圧印加手段を備えることを特徴とする請求項1に記載の電子放出素子装置。

【請求項3】前記第一の電極と前記第二の電極間に電圧を印加する第二の電圧印加手段を備えることを特徴とする請求項1または2に記載の電子放出装置。

【請求項4】前記電子放出膜から電子を放出させる際に、前記第一の電極に印加する電位を前記第二の電極に印加する電位以上の電位とすることを特徴とする請求項1乃至3のいずれかに記載の電子放出装置。

【請求項5】前記電子放出膜から電子を放出させない際に、前記第一の電極に印加する電位を前記第二の電極に印加する電位未満の電位とすることを特徴とする請求項1乃至4のいずれかに記載の電子放出装置。

【請求項6】前記電子放出膜は、炭素または炭素化合物を有することを特徴とする請求項1乃至5のいずれかに記載の電子放出装置。

【請求項7】前記炭素または炭素化合物とは、ダイヤモンドカーボン、グラファイト、ダイヤモンド、カーボンナノチューブ、グラファイトナノファイバー、及びフラーレンのうちの少なくともいずれかを含むことを特徴とする請求項6に記載の電子放出装置。

【請求項8】請求項1乃至7のいずれか1項に記載の電子放出装置を複数配列形成し、入力信号に応じて前記電子放出素子の少なくとも1つより電子を放出することを特徴とする電子源。

【請求項9】請求項8に記載の電子源と、該電子源から放出された電子が照射されることで画像を形成する画像形成部材と、を有することを特徴とする画像形成装置。

【請求項10】基板表面上に配置された第一の電極と、前記第一の電極上に配置された絶縁層と、前記絶縁層上に配置された第二の電極と、前記第二の電極上に配置された電子放出膜と、を有する電子放出素子であって、前記第二の電極の表面が、前記基板表面と実質的に平行な方向において対向する2つの側面を有し、前記2つの

側面の一方の側面よりも他方の側面に近接するように、前記電子放出膜が配置されることを特徴とする電子放出素子。

【請求項11】前記電子放出膜は、炭素を主成分とするファイバーの集合体であることを特徴とする請求項10に記載の電子放出素子。

【請求項12】前記炭素を主成分とするファイバーは、カーボンナノチューブあるいはグラファイトナノファイバーであることを特徴とする請求項11に記載の電子放出素子。

【請求項13】前記炭素を主成分とするファイバーは、グラフェンを有することを特徴とする請求項11または12に記載の電子放出素子。

【請求項14】前記炭素を主成分とするファイバーは、複数のグラフェンを有することを特徴とする請求項11乃至13のいずれかに記載の電子放出素子。

【請求項15】前記複数のグラフェンは、前記ファイバーの軸方向に積層されてなることを特長とする請求項14に記載の電子放出素子。

【請求項16】請求項10乃至15のいずれかに記載の電子放出素子は、前記第一の電極に、前記第二の電極に印加する電位以上の電位を印加することにより、前記電子放出膜から電子を放出することを特徴とする電子放出素子。

【請求項17】請求項10乃至16のいずれかに記載の電子放出素子は、前記第一の電極に印加する電位を前記第二の電極に印加する電位未満の電位とすることにより、前記電子放出膜から電子を放出しないことを特徴とする電子放出素子。

【請求項18】請求項10乃至17のいずれかに記載の電子放出素子を複数配列したことを特徴とする電子源。

【請求項19】請求項18に記載の電子源と、蛍光体とを有することを特徴とする画像形成装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、電子放出素子、及び電子放出素子を用いた電子放出装置、及び該素子を複数配置した電子源、及び該電子源を用いて構成した画像形成装置に関するものである。

【0002】

【従来の技術】従来、この種の電子放出素子としては、大別して熱電子放出素子と冷陰極電子放出素子の2種類のものが知られている。冷陰極電子放出素子には、電界放出型（以下、「FE型」という）、金属／絶縁層／金属型（以下、「MIM型」という）や表面伝導型電子放出素子等がある。FE型の電子放出素子の中には、アノード電極によって電子を引き出す2極デバイス型やエミッタのエッジ部分から電子を放出するエッジエミッタ型等がある。

【0003】2極デバイス型の電子放出素子の例として

はUSP5551903等に開示されたものが知られている。

【0004】エッジエミッタ型の電子放出素子の例としては特開平10-289650号公報や特開平8-298068号公報等に開示されたものが知られている。

【0005】

【発明が解決しようとする課題】上記のような従来技術の場合には、下記のような問題が生じていた。

【0006】電子放出素子をディスプレイなどの画像形成装置に応用するには、蛍光体を十分な輝度で発光させる放出電流が必要である。また、ディスプレイの高精細化のためには、蛍光体に照射される電子ビームの径が小さく、且つ、電子放出特性が均一であることが必要である。そして、低電圧で駆動出来、製造しやすいことが重要である。

【0007】前述したFE型電子放出素子の2極デバイス型の一例を図16に示す。

【0008】この例は、基板301上に導電体302を配し、その導電体302上に導電体の凸部304を有し、その上端に電子放出膜305が積層されており、その上方に位置するアノード306によって電子を引き出す構造となっている。しかしこの構成では、電子放出膜305の端部に最大の電界がかかり、結果として放出電子のビーム径が広がる傾向にある。

【0009】また、アノード306に印加する電圧によって電子を引き出しているので、アノード306の裏に位置する蛍光体（不図示）を十分な輝度で発光させるためには、大きいアノード電圧が必要となる。しかし、この構成ではアノード306は変調電圧を兼ねているため、アノード306に高電圧をかけ難い。

【0010】これらを改善するために、アノード306と電子放出膜305との距離D2を短くすると、放出電子のビーム径はいくらか小さくなり、電子を放出させるために必要となるアノード電圧は低くなるが、逆に、放出された電子のエネルギーが小さくなってしまい、蛍光体を十分な輝度で発光させることが困難となってしまう。

【0011】エッジエミッタ型の一例を図17に示す。

【0012】この例では、カソード312の上下に絶縁層313を介してゲート電極314が2つある構成になっている。そして、カソード312に対し、2つのゲート電極314に正の電圧を印加（但し、 $0 < |V_{g1}| \leq |V_{g2}|$ ）することによって、カソード312から放出される電子量を増大させているが、放出された電子は広がる傾向にある。

【0013】本発明は上記の従来技術の課題を解決するためになされたもので、その目的とするところは、低電圧での駆動が可能であり、電子放出特性の均一性が高く、放出電子のビーム径が小さく、かつ、構成が簡素で、容易に製造し得る電子放出装置、電子源、画像形成

装置及び電子放出素子を提供することにある。

【0014】

【課題を解決するための手段】上記目的を達成するために本発明にあっては、第一の電極と、前記第一の電極とは絶縁されて設けられる第二の電極と、前記第二の電極に接続された電子放出膜とを有する電子放出素子と、前記電子放出膜から所定の距離を隔てて設けられた陽極とを有する電子放出装置であって、前記第一の電極と前記第二の電極と前記電子放出膜は、前記陽極に対向しており、前記陽極と前記電子放出膜との距離が、前記陽極と前記第二の電極との距離よりも長く、前記陽極と前記第一の電極との距離が、前記陽極と前記電子放出膜との距離よりも長いことを特徴とする。

【0015】前記陽極に前記第一の電極および第二の電極に印加する電位よりも高い電位を印加する第一の電圧印加手段を備えることも好適である。

【0016】前記第一の電極と前記第二の電極間に電圧を印加する第二の電圧印加手段を備えることも好適である。

【0017】前記電子放出膜から電子を放出させる際に、前記第一の電極に印加する電位を前記第二の電極に印加する電位以上の電位とすることも好適である。

【0018】前記電子放出膜から電子を放出させない際に、前記第一の電極に印加する電位を前記第二の電極に印加する電位未満の電位とすることも好適である。

【0019】前記電子放出膜は、炭素または炭素化合物を有することも好適である。

【0020】前記炭素または炭素化合物とは、ダイヤモンド、グラファイト、ダイヤモンド、カーボンナノチューブ、グラファイトナノファイバー、及びフラーレンのうちの少なくともいずれかを含むことも好適である。

【0021】電子源にあっては、上記記載の電子放出装置を複数配列形成し、入力信号に応じて前記電子放出素子の少なくとも1つより電子を放出することを特徴とする。

【0022】画像形成装置にあっては、上記記載の電子源と、該電子源から放出された電子が照射されることで画像を形成する画像形成部材と、を有することを特徴とする。

【0023】基板表面上に配置された第一の電極と、前記第一の電極上に配置された絶縁層と、前記絶縁層上に配置された第二の電極と、前記第二の電極上に配置された電子放出膜と、を有する電子放出素子であって、前記第二の電極の表面が、前記基板表面と実質的に平行な方向において対向する2つの側面を有し、前記2つの側面の一方の側面よりも他方の側面に近接するように、前記電子放出膜が配置されることを特徴とする。

【0024】前記電子放出膜は、炭素を主成分とするファイバーの集合体であることも好適である。

【0025】前記炭素を主成分とするファイバーは、カーボンナノチューブあるいはグラファイトナノファイバーであることも好適である。

【0026】前記炭素を主成分とするファイバーは、グラフェンを有することも好適である。

【0027】前記炭素を主成分とするファイバーは、複数のグラフェンを有することも好適である。

【0028】前記複数のグラフェンは、前記ファイバーの軸方向に積層されてなることも好適である。

【0029】上記記載の電子放出素子は、前記第一の電極に、前記第二の電極に印加する電位以上の電位を印加することにより、前記電子放出膜から電子を放出することを特徴とする。

【0030】上記記載の電子放出素子は、前記第一の電極に印加する電位を前記第二の電極に印加する電位未満の電位とすることにより、前記電子放出膜から電子を放出しないことを特徴とする。

【0031】電子源にあっては、上記記載の電子放出素子を複数配列したことを特徴とする。

【0032】画像形成装置にあっては、上記記載の電子源と、蛍光体とを有することを特徴とする。

【0033】本発明の電子放出素子によれば、駆動電圧が低く、製造が容易に行え、ビーム径の小さい電子ビームを得ることができ、また、均一性が高く高輝度で長期に渡って安定な電子源並びに画像形成装置を実現できる。

【0034】

【発明の実施の形態】以下に図面を参照して、この発明の好適な実施の形態を例示的に詳しく説明する。ただし、この実施の形態に記載されている構成部品の寸法、材質、形状それらの相対配置などは、発明が適用される装置の構成や各種条件により適宜変更されるべきものであり、この発明の範囲を以下の実施の形態に限定する趣旨のものではない。

【0035】本発明を適用した電子放出素子の特徴は、第一の電極と、電子放出膜と、第二の電極とが、アノードに対向しており、アノードに対向する第一の電極の面とアノードに対向する電子放出膜の面との間及び、アノードに対向する電子放出膜の面とアノードに対向する第二の電極の面との間には段差を有し、アノードに対向する第一の電極の面とアノードとの距離が、アノードに対向する電子放出膜の面とアノードとの距離よりも長く、アノードに対向する電子放出膜の面とアノードとの距離がアノードに対向する第二の電極の面とアノードとの距離よりも長い、すなわち階段状に構成されることを特徴とする。

【0036】したがって、本発明を適用した電子放出素子は、単純な積層構造で構成させることが可能であり、製造し易く、さらに、構造を制御し易いため、各電子放出素子の電子放出特性も均一性が高くなる。

【0037】さらに、本発明を適用した電子放出素子の特徴は、一定の電圧に印加したアノードによって、電子放出膜から電子を放出させ、第一の電極を変調電極として放出電子を制御する3端子デバイスである。

【0038】本発明を適用した電子放出素子は、基板上の第一の電極を変調電極としており、アノードに高電圧をかけることが出来るため、放出された電子は、蛍光体を発光させるのに十分なエネルギーを持って蛍光体に衝突するため、蛍光体での十分な輝度が得られる。

【0039】また、変調電極である電極に、電子放出膜よりも低い電圧をかけることによって、電子放出膜の内、電子が放出される部分にかかる電界を容易に軽減出来るため、本発明を適用した電子放出素子を低電圧で駆動することが出来る。

【0040】図2は本発明の実施の形態に係る電子放出素子の構成を示す概略平面図であり、図1は図2のA-A線での概略断面図の電子放出素子に対向してアノードを配置した電子放出装置の模式図である。また、図3はこの電子放出装置で電子放出膜から電子を放出する状態を示す概略断面図、図4はこの電子放出装置で電子放出膜から電子を放出させない状態を示す概略断面図である。

【0041】図1及び図2において、11は基板、12は第一の電極、13は絶縁層、14は第二の電極、15は導電性膜としての電子放出膜、16はアノード、W1は第二の電極の段差幅、L1は電極長である。

【0042】第二の電極の段差幅W1は、素子を構成する材料や抵抗値、第二の電極14の材料の仕事関数と駆動電圧、必要とする放出電子ビームの形状により適宜設定される。通常、数nmから数百 μ mの範囲で設定され、好ましくは数十nmから数 μ mの範囲で選択される。電極長L1は、素子を構成する材料や抵抗値、電子放出素子の配置により適宜設定される。通常、数百nmから数mmの範囲で設定され、好ましくは数 μ mから数百 μ mの範囲で選択される。

【0043】Vaは第一の電圧印加手段により陽極としてのアノード16に印加されている電圧である。アノード16には、第一の電極12および第二の電極14に印加される電位よりも高い電位が印加される。Vbは第二の電圧印加手段により第一の電極12と第二の電極14の間に印加されている電圧であり、より具体的には、 $Vb[V] = \text{第一の電極12の電位}[V] - \text{第二の電極14の電位}[V]$ である。電子放出膜15にかかる電界は、Va及びVbによって形成される。

【0044】図3は、本実施の形態に係る電子放出素子から電子を放出させる時の駆動方法の一例を示す概略断面図であり、17aは、この時に電子放出膜15付近に形成される等電位面である。この時、Vbは0Vとした例を示している。17aの形状は、Vaの大きさ及び素子を形成している各材料の厚さや幅により決定される。

が、電子放出膜15の端部に他の領域よりも強い電界が印加されるため、端部からのみ電子が放出され、結果として、放出電子のビーム径が小さくなる。特に、第二の電極の段差部分付近の電子放出膜15にかかる電界は非常に小さい。また、素子を構成する各材料の厚さや幅は、使用用途により好適な値を任意に選択することが出来る。

【0045】また、電子放出膜15の材料や、第二の電極14の構造や、アノード16と電子放出膜15との距離や、アノード16に印加する電位等の各パラメータによっては、 V_b が0Vでは電子が放出されない場合もある。そのため、本発明の電子放出素子の構成においては、 V_b を0Vに設定するよりも、第一の電極12の電位を第二の電極14の電位よりも高い電位に設定することにより、前記電子放出膜15の端部に印加される電界強度を高くすることが出来る。その結果、各パラメータの要件を緩和できる。

【0046】そのため、本発明の電子放出素子の構成においては、 V_b は0Vに限るものではなく、本発明の電子放出素子を駆動する際には、第一の電極12の電位を第二の電極14の電位よりも高い電位に設定することが好ましい。即ち、本発明の電子放出素子の駆動時には、第一の電極と第二の電極間に印加される電圧(V_b)は、 $V_b \geq 0$ [V]を満たし、好ましくは、 $V_b > 0$ [V]を満たす。

【0047】また、図4は、本実施の形態に係る電子放出素子から電子を放出させない時の駆動方法の一例を示す概略断面図であり、17bはこの時に電子放出膜15付近に形成される等電位面である。この時、第二の電極14に印加されている電位は、第一の電極12に印加されている電位よりも高くなっている($V_b < 0$ V)。17bの形状は、 V_a と V_b の大きさ、D1の長さ及び素子を形成している各材料の厚さや幅により決定されるが、第二の電極14に印加されている電圧が、第一の電極12に印加されている電圧よりも高くなっているため、電子放出膜15の端部付近の等電位面はアノード16側に持ち上げられ、電子放出膜15の端部にかかる電界が弱くなる。結果として、電子放出膜15から電子が放出されなくなる。

【0048】また、電子放出膜15から電子を放出させなくするために必要な電位差 V_b は、 V_a の大きさ、D1の長さ及び電子放出膜15よりも基板側に位置する各材料の厚さにより決定され、使用用途により好適な値を任意に選択することによって、小さくすることが出来る。

【0049】また、上記した本発明の電子放出素子では、図3を用いて説明した様に、第二の電極14の表面のうち、電子放出膜15よりもアノード電極16に近接する表面(凸部)が、電子放出膜15の端部における電界強度を、電子放出膜15の端部以外の領域の電界強度

よりも高める働きをする。そのため、第二の電極14の表面の一部を電子放出膜15の端部の表面よりもアノード16側に配置することが最も好ましい。

【0050】しかし、本発明の電子放出素子においては、電子放出膜15よりも基板11側に第二の電極14が配置された形態(電子放出膜15が、第二の電極14よりもアノード電極16に近い形態)であっても良い。即ち、図18(a)に示す様に、基板11表面上に配置された第一の電極12と、該第一の電極12上に配置された絶縁層13と、該絶縁層13上に配置された第二の電極14と、該第二の電極14上に配置された電子放出膜15とを有している構造であっても良い。尚、図18(a)における符号17cは電子放出部近傍の等電位面である。また、図18(a)における駆動電圧(第一の電極と第二の電極間に印加される電圧) V_b は、図3の形態の電子放出素子と同様に、 $V_b \geq 0$ [V]を満たし、好ましくは、 $V_b > 0$ [V]を満たす。

【0051】但し、図18(a)に示した形態の場合には、図2や図3などに示した形態と同様に、電子放出膜15が、第二の電極14表面において第二の電極14表面の一方の端部に、第二の電極14表面の他方の端部よりも近接するように(偏って)配置される。換言すると、第二の電極14の表面のうち、基板表面と実質的に平行な方向において対向する2つの側面(あるいは「縁」)のうち、一方の側面(縁)よりも他方の側面(縁)に近接するように電子放出膜15が配置される。あるいは、また、第二の電極14の表面のうち、基板表面と実質的に平行な方向において対向する2つの端部のうち、一方の端部よりも他方の端部に近接するように電子放出膜15が配置された形態と言うこともできる。

【0052】もし、図18(b)に示した様に、電子放出膜15が第二の電極14の表面全域に渡って均等に配置された場合には、電子放出膜15の双方の端部から電子が放出され、電子ビームの径が大きくなってしまう。尚、図18(b)における符号17dは電子放出部近傍の等電位面である。

【0053】以上述べた本実施の形態に係る電子放出素子の製造方法の一例について、図1、図5を用いて説明する。

【0054】まず、予め、その表面を十分に洗浄した、石英ガラス、Na等の不純物含有量を減少させたガラス、青板ガラス、シリコン基板等にスパッタ法等により SiO_2 を積層した積層体、アルミナ等セラミックスの絶縁性基板のうち、いずれか一つを基板11として用い、基板11上に第一の電極12を積層する。

【0055】第一の電極12は一般的に導電性を有しており、蒸着法、スパッタ法等の一般的真空成膜技術、フォトリソグラフィ技術により形成される。第一の電極12の材料は、例えば、Be、Mg、Ti、Zr、Hf、V、Nb、Ta、Mo、W、Al、Cu、Ni、C

r、Au、Pt、Pd等の金属または合金材料、TiC、ZrC、HfC、TaC、SiC、WC等の炭化物、HfB₂、ZrB₂、LaB₆、CeB₆、YB₄、Gd₂B₄等の硼化物、TiN、ZrN、HfN等の窒化物、Si、Ge等の半導体、有機高分子材料、アモルファスカーボン、グラファイト、ダイヤモンドライクカーボン、ダイヤモンドを分散した炭素及び炭素化合物等から適宜選択される。第一の電極12の厚さとしては、数十nmから数mmの範囲で設定され、好ましくは数百nmから数μmの範囲で選択される。

【0056】次に、第一の電極12に続いて絶縁層13を堆積する。絶縁層13は、スパッタ法、CVD法、真空蒸着法等の一般的な真空成膜技術で形成され、その厚さとしては、数nmから数μmの範囲で設定され、好ましくは数十nmから数百nmの範囲から選択される。望ましい材料としてはSiO₂、SiN、Al₂O₃、CaF、アンドープダイヤモンドなどの高電界に耐えられる耐圧の高い材料が望ましい。

【0057】更に、図5(a)に示すように、絶縁層13に続き第二の電極14を堆積する。第二の電極14は、第一の電極12と同様に導電性を有しており、蒸着法、スパッタ法等の一般的真空成膜技術、フォトリソグラフィ技術により形成される。第二の電極14の材料は、例えば、Be、Mg、Ti、Zr、Hf、V、Nb、Ta、Mo、W、Al、Cu、Ni、Cr、Au、Pt、Pd等の金属または合金材料、TiC、ZrC、HfC、TaC、SiC、WC等の炭化物、HfB₂、ZrB₂、LaB₆、CeB₆、YB₄、Gd₂B₄等の硼化物、TiN、ZrN、HfN等の窒化物、Si、Ge等の半導体、有機高分子材料等から適宜選択される。第二の電極14の厚さとしては、数nmから数十μmの範囲で設定され、好ましくは数十nmから数μmの範囲で選択される。

【0058】なお、第一の電極12及び第二の電極14は、同一材料でも異種材料でも良く、また、同一形成方法でも異種方法でも良い。

【0059】次に、図5(b)に示すように、フォトリソグラフィ技術によりマスクパターン18を形成する。

【0060】そして、図5(c)に示すように、絶縁層13及び第二の電極14の一部が第一の電極12から取り除かれた、積層構造が形成される。ただし、本エッチング工程は、第一の電極12上で停止しても良いし、第一の電極12の一部がエッチングされても良い。エッチング工程は、絶縁層13及び第二の電極14の材料に応じてエッチング方法を選択すれば良い。

【0061】次に、マスクパターン18を剥離し、続いて図5(d)に示すように、フォトリソグラフィ技術によりマスクパターン19を形成する。

【0062】そして、図5(e)に示すように、第二の

電極14の一部が削られ、第二の電極14が段差を有する構造が形成される。本エッチング工程は第二の電極14の途中で停止されなくてはならない。

【0063】続いて、図5(f)に示すように、電子放出膜15を堆積する。電子放出膜15は蒸着法、スパッタ法等の一般的真空成膜技術、フォトリソグラフィ技術により形成される。電子放出膜15の材料は、例えば、グラファイト、フラーレン、カーボンナノチューブ、グラファイトナノファイバー、ダイヤモンドライクカーボン、ダイヤモンドを分散した炭素及び炭素化合物等から適宜選択される。好ましくは仕事関数の低いダイヤモンド薄膜やダイヤモンドライクカーボンが良いが、特に好ましくは、低電界で電子放出し易いカーボンナノチューブやグラファイトナノファイバー等の炭素を主成分とするファイバー（「繊維状カーボン」とも呼ぶ）が良い。電子放出膜15の膜厚としては、数nmから数μmの範囲で設定され、好ましくは数nmから数百nmの範囲で選択される。

【0064】電子放出膜15の材料として上記炭素を主成分とするファイバーを用いる場合には、電子放出膜15は、複数の上記炭素を主成分とするファイバーの集合体となる。

【0065】上記炭素を主成分とするファイバーは、数V/μmの閾値電界を持つ。炭素を主成分とするファイバーの集合体の一例を図19、図20に示す。各図では一番左側に光学顕微鏡レベル（～1000倍）で見える形態、真中は走査電子顕微鏡（SEM）レベル（～3万倍）で見える形態、右側は透過電子顕微鏡（TEM）レベル（～100万倍）で見えるカーボンの形態を模式的に示している。

【0066】図19のように、グラフェンが円筒形状（円筒形が多重構造になっているものはマルチウォールナノチューブと呼ばれる）の形態をとるものはカーボンナノチューブと呼ばれ、特にチューブ先端を開放させた構造の時に、最もその閾値が下がる。

【0067】あるいは、比較的低温で生成される炭素を主成分とするファイバーを図20に示す。この形態の炭素を主成分とするファイバーは、グラフェンの積層体（このため「グラファイトナノファイバー」と呼ばれることがあるが、温度によりアモルファス構造の割合が増加する）で構成されている。より具体的には、グラファイトナノファイバーは、その長手方向（ファイバーの軸方向）にグラフェンが積層されたファイバー状の物質を指す。換言すると、図20に示す様に、グラフェンがファイバーの軸に対して非平行に配置されたファイバー状の物質である。

【0068】一方のカーボンナノチューブは、その長手方向（ファイバーの軸方向）を囲むよう（円筒形状）にグラフェンが配置されているファイバー状の物質である。換言すると、グラフェンがファイバーの軸に対して

実質的に平行に配置されるファイバー状の物質である。

【0069】尚、グラファイトの1枚面を「グラフェン」あるいは「グラフェンシート」と呼ぶ。より具体的には、グラファイトは、炭素原子が sp^2 混成により共有結合でできた正六角形を敷き詰める様に配置された炭素平面が、3.354 Åの距離を保って積層してできたものである。この一枚一枚の炭素平面を「グラフェン」あるいは「グラフェンシート」と呼ぶ。

【0070】どちらの炭素を主成分とするファイバーも電子放出の閾値が1V~10V/ μm 程度であり、本発明の電子放出膜15の材料として好ましい。

【0071】特に、グラファイトナノファイバーの集合体を用いた電子放出素子では、低電界で電子放出を起こすことができ、大きな放出電流を得ることができ、簡易に製造ができ、安定な電子放出特性をもつ電子放出素子を得ることが出来る。グラファイトナノファイバーを用いた電子放出装置や発光装置や画像表示装置においては、内部を従来の電子放出素子のように超高真空中に保持しなくても安定な電子放出をすることができ、また、低電界で電子放出するため、信頼性の高い装置を非常に簡易に製造することができる。

【0072】上記した炭素を主成分とするファイバーは、触媒（炭素の堆積を促進する材料）を用いて炭化水素ガスを分解して形成することができる。カーボンナノチューブとグラファイトナノファイバーは触媒の種類、及び分解の温度によって異なる。

【0073】前記触媒材料としてはFe、Co、Pd、Ni、もしくはこれらの中から選択された材料の合金が炭素を主成分とするファイバー形成用の核として用いることが出来る。

【0074】特に、Pd、Niにおいては低温（400℃以上の温度）でグラファイトナノファイバーを生成することが可能である。Fe、Co、を用いたカーボンナノチューブの生成温度は800℃以上必要なことから、Pd、Niを用いてのグラファイトナノファイバー材料の作成は、低温で可能なため、他の部材への影響や、製造コストの観点からも好ましい。

【0075】さらに、Pdにおいては酸化物が水素により低温（室温）で還元される特性を用いて、核形成材料として酸化パラジウムを用いることが可能である。

【0076】酸化パラジウムの水素還元処理を行なうと、一般的な核形成技法として従来から使用されている金属薄膜の熱凝集や、超微粒子の生成と蒸着を用いずとも、比較的低温（200℃以下）で初期凝集核の形成が可能となった。

【0077】前述の炭化水素ガスとしては例えばエチレン、メタン、プロパン、プロピレンなどの炭化水素ガス、CO、CO₂ガスあるいはエタノールやアセトンなどの有機溶剤の蒸気を用いることもある。

【0078】最後に、図5（g）に示すように、マスク

パターン19を剥離して素子が完成する。

【0079】ここまで例として説明してきた図1に示す電子放出素子は、基板11上に第一の電極12が積層され、第一の電極12の一部に絶縁層13と第二の電極14と電子放出膜15から成る凸部が形成されている構成となっている。且つ、第二の電極14の一部には段差が形成されており、電子放出膜15はその段差部分に堆積している構成となっている。しかし、第二の電極14が複数の層から成っていても良く、また、電氣的に繋がっていて同電位となっていれば、それらは順に積層されておらず、その間に電子放出膜15や絶縁層13等が1つあるいは複数挟まっていっても良い。また、第一の電極12は、凸部以外の場所だけに積層されていても良い。また、電子放出膜15の表面形状は、多角形、スリット形状、少なくとも円形の一部、及び、少なくとも楕円形の一部のうちのいずれかの形状であればよい。

【0080】本発明の実施の形態に係る電子放出素子を適用した応用例について以下に述べる。

【0081】本発明の実施の形態に係る電子放出素子は、その複数個を基体上に配列することによって、例えば電子源、あるいは画像形成装置を構成することが出来る。

【0082】図6を用いて、本発明の実施の形態に係る電子放出素子を複数配して得られる電子源について説明する。図6において、121は電子源基体、122はX方向配線、123はY方向配線、124は本発明の実施の形態に係る電子放出素子、125は結線である。

【0083】X方向配線122は、 $D \times 1$ 、 $D \times 2$ 、… $D \times m$ のm本の配線から成り、真空蒸着法、印刷法、スパッタ法等を用いて形成された導電性金属等で構成することが出来る。配線の材料、膜厚、幅は適宜設計される。Y方向配線123は、 $D_y 1$ 、 $D_y 2$ 、… $D_y n$ のn本の配線から成り、X方向配線122と同様に形成される。これらm本のX方向配線122とn本のY方向配線123との間には、不図示の層間絶縁層が設けられており、両者を電氣的に分離している。ここで、m及びnは共に正の整数である。

【0084】不図示の層間絶縁層は、真空蒸着法、印刷法、スパッタ法等を用いて形成されたSiO₂等で構成される。不図示の層間絶縁層は、例えば、X方向配線122を形成した電子源基体121の全面或いはその一部に所望の形状で形成され、特にX方向配線122とY方向配線123との交差部の電位差に耐え得るように、膜厚、材料、製法が適宜設定される。X方向配線122とY方向配線123は、それぞれ外部端子として引き出されている。

【0085】電子放出素子124を構成する一対の電極層（不図示）は、m本のX方向配線122及びn本のY方向配線123と導電性金属等から成る結線125によって電氣的に接続されている。

【0086】X方向配線122、Y方向配線123、結線125、及び一対の素子電極を構成する材料は、その構成元素の一部あるいは全部が同一であっても、またそれぞれ異なっても良い。これら材料は、例えば、前述の素子電極である第一の電極12及び第二の電極14の材料より適宜選択される。素子電極を構成する材料と配線材料が同一である場合には、素子電極に接続した配線は素子電極ということも出来る。また、素子電極を配線電極として用いることも出来る。

【0087】X方向配線122には、X方向に配列した電子放出素子124の行を選択するための、走査信号を印加する不図示の走査信号印加手段が接続される。一方、Y方向配線123には、Y方向に配列した電子放出素子124の各列を入力信号に応じて変調するための、不図示の変調信号発生手段が接続される。各電子放出素子に印加される駆動電圧は、当該素子に印加される走査信号と変調信号の差電圧として供給される。

【0088】上記構成においては、単純なマトリクス配線を用いて、個別の電子放出素子を選択し、独立に駆動可能とすることが出来る。このような単純マトリクス配置の電子源を用いて構成した画像形成装置について、図7を用いて説明する。図7は、画像形成装置の表示パネルの一例を示す模式図である。

【0089】図7において、121は電子放出素子を複数配した電子源基体、131は電子源基体121を固定したリアプレート、136はガラス基体133の内面に画像形成部材である蛍光体としての蛍光膜134とメタルバック135等が形成されたフェースプレートである。132は支持枠であり、支持枠132には、リアプレート131、フェースプレート136がフリットガラス等を用いて接続されている。137は外囲器であり、例えば、大気中あるいは窒素中で、400～500度の温度範囲で10分以上焼成することで、封着して構成される。

【0090】外囲器137は、上述した通り、フェースプレート136、支持枠132、リアプレート131で構成される。リアプレート131は主に電子源基体121の強度を補強する目的で設けられるため、電子源基体121自体で十分な強度を持つ場合は、別体のリアプレート131は不要とすることが出来る。即ち、電子源基体121に直接支持枠132を封着し、フェースプレート136、支持枠132及び電子源基体121で外囲器137を構成しても良い。一方、フェースプレート136、リアプレート131間に、スペーサーとよばれる不図示の支持体を設置することにより、大気圧に対して十分な強度をもつ外囲器137を構成することも出来る。

【0091】なお、本発明の実施の形態に係る電子放出素子を用いた画像形成装置では、放出した電子軌道を考慮して、電子放出素子124上部に蛍光体（蛍光膜13

4）をアライメントして配置する。図8は、本件のパネルに使用した蛍光膜134を示す模式図である。カラーの蛍光膜の場合は、蛍光体の配列により図8（a）に示すブラックストライプあるいは図8（b）に示すブラックマトリクスなどと呼ばれる黒色導電材141と蛍光体142とから構成した。

【0092】本発明の実施の形態に係る画像形成装置は、テレビジョン放送の表示装置、テレビ会議システムやコンピューター等の表示装置の他、感光性ドラム等を用いて構成された光プリンターとしての画像形成装置等としても用いることが出来る。

【0093】

【実施例】以下、本発明の実施例を詳細に説明する。

【0094】[実施例1] 図2に実施例1により作製した電子放出素子の平面図、図1に断面図の一例、及び図5に本実施例の電子放出素子の製造方法の一例を示した。以下に、本実施例の電子放出素子の製造工程を詳細に説明する。

【0095】(工程1) まず、図5（a）に示すように、基板11に石英を用い、十分洗浄を行った後、スパッタ法により、基板11上に、第一の電極12として厚さ300nmのAl、絶縁層13として厚さ100nmのSiO₂、第二の電極14として厚さ400nmのTaをこの順で堆積した。

【0096】(工程2) 次に、図5（b）に示すように、フォトリソグラフィーで、ポジ型フォトレジスト（AZ1500/クラリアント社製）のスピンコーティング、フォトマスクパターンを露光、現像し、マスクパターン18を形成した。そして、図5（c）に示すように、マスクパターン18をマスクとして、CF₄ガスを用いて、絶縁層13及び第二の電極14をドライエッチングし、第一の電極12でエッチングを停止させた。

【0097】(工程3) 次に、マスクパターン18を剥離し、続いて図5（d）に示すように、フォトリソグラフィーで、ポジ型フォトレジスト（AZ1500/クラリアント社製）のスピンコーティング、フォトマスクパターンを露光、現像し、マスクパターン19を形成した。そして、マスクパターン19をマスクとして、CF₄ガスを用いて、第二の電極14をドライエッチングすることによって、図5（e）に示すように、第二の電極14に段差を形成した。段差の深さは300nm、電極長L1を100μm、第二の電極の段差幅を0.5μmとした。

【0098】(工程4) 続いて、CVD (Chemical Vapor Deposition) 法により、図5（f）に示すように、電子放出膜15としてダイヤモンドカーボン100nm堆積した。

【0099】そして最後に、マスクとして用いたマスクパターン19を完全に除去し、図5（g）に示すような本実施例の電子放出素子を完成させた。

【0100】以上のようにして作製した電子放出素子を図3に示すように配置して電子を放出させた。印加電圧は $V_a = 10 \text{ kV}$ で、電子放出膜15とアノード16との距離 D_1 を 2 mm とした。ここで、アノード16として蛍光体を塗布した電極を用い、電子ビーム径を観察した。ここで言う電子ビーム径とは、発光した蛍光体のピーク輝度の10%の領域までのサイズである。電子ビーム径は $\text{径} 80 \mu\text{m} / 200 \mu\text{m} (x/y)$ となった。

【0101】また、図4に示すように、第二の電極14を第一の電極12よりも高電位となるように電圧を印加したところ、本実施例の電子放出素子では、第二の電極14を第一の電極12よりも電圧を 4 V 高くすると、つまり $V_b = 4 \text{ V}$ とした時に、全く電子が出ない状態となった。よって、本実施例の電子放出素子は非常に低い電圧で駆動することが出来る。

【0102】[実施例2] 実施例2により作製した電子放出素子の断面図の一例を図1に示す。本実施例では、実施例1の第二の電極層14をTaとAlの積層構造とし、素子による第二の電極層14の段差斑を防止した例を示す。ここでは、本実施例の特徴部分のみを説明し、実施例1と重複する説明は省略する。

【0103】実施例1と同様に基板11上に第一の電極12及び絶縁層13を積層した後、第二の電極14として、Alを 100 nm 、Taを 300 nm この順に積層した。

【0104】続いて、実施例1と同様にマスクパターン18を形成し、第二の電極14のTa部分と絶縁層13を CF_4 ガス、第二の電極14のAl部分を Cl_2 を用いてそれぞれドライエッチングし、第一の電極12でエッチングを停止させた。

【0105】そして、実施例1と同様にマスクパターン18を剥離後、マスクパターン19を形成し、 CF_4 ガスを用いて第二の電極14に段差を形成した。Alは CF_4 ガスでは削れないため、第二の電極14の段差の厚みが素子間で一定となり、第二の電極14の段差斑を防止することが出来た。

【0106】以下は実施例1と同様であるので省略する。

【0107】[実施例3] 実施例3により作製した電子放出素子の概略断面図の一例を図1に示す。本実施例では V_a に印加する電圧を上げることによって、放出電子の電流量を向上する例を示す。ここでは、本実施例の特徴部分のみを説明し、上述した実施例と重複する説明は省略する。

【0108】本実施例では、実施例1の電子放出素子を駆動する際の印加電圧を $V_a = 15 \text{ kV}$ 、電子放出膜15とアノード16との距離 D_1 を 2 mm とした。

【0109】本実施例に係る電子放出素子は、アノード電圧が形成する電界によって電子を放出させているため、アノード電圧を上げたことによって放出電子の電流

量は向上した。しかし同時に、電子の放出面積も広くなり、結果として、放出された電子のビーム径は広がってしまった。

【0110】[実施例4] 図9に実施例4により作製した電子放出素子の概略断面図の一例、及び図10に本実施例の電子放出素子の製造方法の一例を示した。本実施例では第二の電極14に電子放出膜15を挟む構成にすることによって、より製造し易い例を示す。以下に、本実施例の電子放出素子の製造工程を詳細に説明する。

【0111】(工程1) まず、図10(a)に示すように、基板11に石英を用い、十分洗浄を行った後、スパッタ法により、基板11上に、第一の電極12の材料として厚さ 300 nm のAl、絶縁層13として厚さ 100 nm の SiO_2 、第二の電極14aとして厚さ 100 nm のTa、電子放出膜15として厚さ 100 nm のダイヤモンドライクカーボン、第二の電極14bとして厚さ 200 nm のTaをこの順で堆積した。

【0112】(工程2) 次に、図10(b)に示すように、フォトリソグラフィーで、ポジ型フォトレジスト(AZ1500/クラリアント社製)のスピンコーティング、フォトマスクパターンを露光、現像し、マスクパターン18を形成した。そして、図10(c)に示すように、マスクパターン18をマスクとして、 CF_4 ガスを用いて、絶縁層13、第二の電極14a、電子放出膜15及び第二の電極14bをドライエッチングし、第一の電極12でエッチングを停止させた。

【0113】(工程3) 次に、マスクパターン18を剥離し、続いて図10(d)に示すように、フォトリソグラフィーで、ポジ型フォトレジスト(AZ1500/クラリアント社製)のスピンコーティング、フォトマスクパターンを露光、現像し、マスクパターン19を形成した。そして、マスクパターン19をマスクとして、 CF_4 ガスを用いて、第二の電極14bをドライエッチングすることによって、図10(e)に示すように、電子放出膜15がむき出しになるようにした。

【0114】(工程4) そして最後に、マスクとして用いたマスクパターン19を完全に除去し、図10(f)に示すような本実施例に係る電子放出素子を完成させた。本実施例に係る電子放出素子も、実施例1の素子と同様、電極長 L_1 を $100 \mu\text{m}$ とした。

【0115】以上のようにして作製した電子放出素子を $V_a = 10 \text{ kV}$ 、 $V_b = 0 \text{ V}$ 、 $D_1 = 2 \text{ mm}$ で駆動し、電子放出させると、実施例1に係る電子放出素子とほぼ同等の電子放出特性が得られた。

【0116】[実施例5] 図11に実施例5により作製した電子放出素子の概略断面図の一例を示す。本実施例では、実施例4に係る電子放出素子の電子放出膜15と第二の電極14bの間に絶縁層13bを有する構成となっており、各材料間に絶縁層13が挟まった構成でも、電子放出素子の特性が変わらないことを示す。ここで

は、本実施例の特徴部分のみを説明し、上述した実施例と重複する説明は省略する。

【0117】実施例4と同様に基板11上に第一の電極12、絶縁層13a、第二の電極14a及び電子放出膜15を積層した後、絶縁層13bとして SiO_2 を100nmを積層し、その上に第二の電極14bとして厚さ100nmのTaをこの順で堆積した。

【0118】続いて、実施例4と同様にマスクパターン18を形成し、絶縁層13a、第二の電極層14a、電子放出膜15、絶縁層13b及び第二の電極層14bをドライエッチングし、第一の電極層12でエッチングを停止させた。

【0119】そして、実施例4と同様にマスクパターン18を剥離後、マスクパターン19を形成し、第二の電極14b及び絶縁層13bをドライエッチングすることによって、電子放出膜15がむき出しになるようにした。

【0120】以下は実施例3と同様であるので省略する。

【0121】本実施例の素子を電子放出素子と駆動させる際には、第二の電極層14aと第二の電極層14bを電子放出素子外部で同電位となるように接続した。

【0122】以上のようにして作製した電子放出素子を $V_a=10\text{ kV}$ 、 $V_b=0\text{ V}$ 、 $D1=2\text{ mm}$ で駆動し、電子放出させると、実施例1の電子放出素子とほぼ同等の電子放出特性が得られた。

【0123】〔実施例6〕図2に実施例6により作製した電子放出素子の概略平面図、図12に概略断面図の一例、及び図13に本実施例の電子放出素子の製造方法の一例を示した。本実施例では、第一の電極12が、絶縁層13と第二の電極14及び電子放出膜15から成る凸部以外の場所にのみ堆積されている例を示す。以下に、本実施例に係る電子放出素子の製造工程を詳細に説明する。

【0124】（工程1）まず、図13（a）に示すように、基板11に石英を用い、十分洗浄を行った後、スパッタ法により、基板11上に、絶縁層13として厚さ300nmの SiO_2 、第二の電極14として厚さ400nmのTaをこの順で堆積した。

【0125】（工程2）次に、図13（b）に示すように、フォトリソグラフィで、ポジ型フォトレジスト（AZ1500/クラリアント社製）のスピンコーティング、フォトマスクパターンを露光、現像し、マスクパターン18を形成した。そして、図13（c）に示すように、マスクパターン18をマスクとして、 CF_4 ガスを用いて、絶縁層13及び第二の電極14をドライエッチングし、基板11でエッチングを停止させた。続いて、図13（d）に示すように、第一の電極12として厚さ200nmのAlを堆積した。

【0126】（工程3）次に、マスクパターン18を剥

離し、続いて図13（e）に示すように、フォトリソグラフィで、ポジ型フォトレジスト（AZ1500/クラリアント社製）のスピンコーティング、フォトマスクパターンを露光、現像し、マスクパターン19を形成した。そして、マスクパターン19をマスクとして、 CF_4 ガスを用いて、第二の電極14をドライエッチングすることによって、図13（f）に示すように、第二の電極14に段差を形成した。段差の深さは300nm、電極長 $L1$ を100 μm 、第二の電極の段差幅を0.5 μm とした。

【0127】（工程4）続いて、CVD法により、図13（g）に示すように、電子放出膜15としてダイヤモンドを100nm堆積した。

【0128】そして最後に、マスクとして用いたマスクパターン19を完全に除去し、図13（h）に示すような本実施例に係る電子放出素子を完成させた。

【0129】以上のようにして作製した電子放出素子を $V_a=10\text{ kV}$ 、 $V_b=0\text{ V}$ 、 $D1=2\text{ mm}$ で駆動し、電子放出させると、実施例1の電子放出素子とほぼ同等の電子放出特性が得られた。

【0130】〔実施例7〕実施例7に係る電子放出素子は、実施例1～実施例6に準じた構造を有する電子放出素子を対向させた構成となっている。一例として、実施例1に準じた構造を有する電子放出素子を対向させた構成となっている電子放出素子の場合について示す。本実施例では、蛍光体での発光強度を増す例を示す。

【0131】本実施例の電子放出素子の概略断面図を図14に、概略平面図を図15に示す。

【0132】ここでは、本実施例の特徴部分のみを説明し、上述した実施例と重複する説明は省略する。

【0133】本実施例の電子放出素子の製造工程は実施例1で詳述したものと同様である。

【0134】電子放出素子の寸法は、厚さ方向は実施例1に示したものと同一であり、図15のホール径 $W2$ を84 μm とした。

【0135】本実施例の電子放出素子を $V_a=10\text{ kV}$ 、 $V_b=0\text{ V}$ 、 $D1=2\text{ mm}$ として駆動させると、電子放出膜15から放出された電子が、図15のホールのほぼ中心に集まり、蛍光体での発光強度が格段に増した。

【0136】〔実施例8〕本実施例では、図18（a）に示した形態の電子放出素子を作成した。以下に本実施例の電子放出素子の作成方法を示す。

【0137】（工程1）基板11に石英基板を用い、十分洗浄を行った後、第一の電極12としてスパッタ法により厚さ5nm（不図示）のTi層、その上に絶縁層13として SiO_2 層および第二の電極としてTi層を積層した。

【0138】次に、フォトリソグラフィ工程で、ポジ型フォトレジスト（AZ1500/クラリアント社製）

を用いてレジストパターンを形成した。

【0139】次に、パターニングした前記フォトリジストをマスクとしてドライエッチングを行い、図18(a)に示す形態の第一の電極12、絶縁層13、第二の電極14を形成した。

【0140】(工程2)次に、第二の電極の表面のうち、図18(a)に示した電子放出膜15を配置する領域以外をマスクで覆った。

【0141】(工程3)次に、マスクで覆われていない第二の電極の表面に、Pd錯体にイソプロピルアルコール等を加えた錯体溶液を塗布した。

【0142】塗布後、大気中300℃で熱処理を行うことで、酸化パラジウム膜をとした。

【0143】(工程4)基板を200℃に加熱し、大気を排気後、窒素で希釈した2%水素気流中で熱処理を行った。この工程により第二の電極14の表面には、多数のPd粒子が形成された。

【0144】(工程5)続いて、窒素希釈した0.1%エチレン気流中で500℃、10分間加熱処理をして、電子放出膜15を形成した。その後、第二の電極14上のマスクを除去し、本実施例の電子放出素子を形成した。

【0145】本実施例で作成した電子放出膜15を走査電子顕微鏡で観察すると、屈曲しながら繊維状に伸びた多数の繊維状カーボンが形成されているのがわかった。

【0146】本素子を真空装置内に設置し、内部を 1×10^{-5} Paに到達するまで十分に排気した後、素子から $H = 2$ mm離れたアノード電極16に、アノード電圧として $V_a = 10$ K V印加した。このとき素子には駆動電圧 $V_b = 15$ Vからなるパルス電圧を印加して電子放出電流 I_e を計測した。

【0147】本実施例の電子放出素子の I_e 特性は、印加電圧(V_b)の約半分から I_e が急激に増加し、 V_b が15 Vでは約1 μ Aの電子放出電流 I_e が測定された。

【0148】得られたビームはY方向に細長く、X方向に短い、略矩形形状であったが、非常に高精細なビームが得られた。また、放出された電流 I_e も長期に渡って安定であった。

【0149】この素子の繊維状カーボンを透過型電子顕微鏡で観察したところ、図20の右に示すように、グラフエンがファイバーの軸方向に積層された、所謂グラフイトナノファイバーの構造を有していた。

【0150】[実施例9] 実施例1~8の電子放出素子で電子源並びに画像形成装置を作製した。

【0151】電子放出素子を 10×10 のMTX状に配置した。配線は、図6のようにx側を第二の電極層に、y側を第一の電極層に接続した。素子は、横150 μ m、縦300 μ mのピッチで配置した。素子上部には2 mmに距離を隔てた位置に蛍光体を配置した。蛍光体

は10 k Vの電圧を印加した。この結果、マトリクス駆動が可能で高精細で且つ、均一性が高く、長期に渡って安定な画像形成装置および電子源が形成できた。

【0152】

【発明の効果】以上説明したように、本発明によれば、電子放出特性が均一で、放出された電子のビーム径が小さく、且つ構成が簡素化され容易に製造し得る電子放出素子を提供することが可能となる。

【0153】また、陽極に一定の電圧を印加する第一の電圧印加手段を備えるので、画像形成装置に適用された場合に蛍光体を十分な輝度で発光させる放出電流が得られる。

【0154】また、本発明による電子放出素子を用いると、性能の優れた電子源及び画像形成装置を提供することが可能となる。

【図面の簡単な説明】

【図1】本発明を適用した電子放出素子の構成を示す概略断面図である。

【図2】本発明を適用した電子放出素子の構成を示す概略平面図である。

【図3】本発明を適用した電子放出素子から電子を放出させる様子を示す概略断面図である。

【図4】本発明を適用した電子放出素子から電子を放出させない様子を示す概略断面図である。

【図5】本発明を適用した電子放出素子の製造方法の一例を示す図である。

【図6】実施の形態に係る単純マトリクス配置の電子源を示す概略構成図である。

【図7】実施の形態に係る単純マトリクス配置の電子源を用いた画像形成装置を示す概略構成図である。

【図8】実施の形態に係る画像形成装置における蛍光膜を示す図である。

【図9】実施例4に係る電子放出素子を示す概略断面図である。

【図10】実施例4に係る電子放出素子の製造方法の一例を示した図である。

【図11】実施例5に係る電子放出素子を示す概略断面図である。

【図12】実施例6に係る電子放出素子を示す概略断面図である。

【図13】実施例6に係る電子放出素子の製造方法の一例を示した図である。

【図14】実施例7に係る電子放出素子を示す概略断面図である。

【図15】実施例7に係る電子放出素子を示す概略平面図である。

【図16】FE型電子放出素子の2極デバイス型の一例を示した概略断面図である。

【図17】FE型電子放出素子のエッジエミッタ型の一例を示した概略断面図である。

【図18】本発明の電子放出素子の構造を説明するための断面模式図である。

【図19】炭素を主成分とするファイバーの構造を説明するための模式図である。

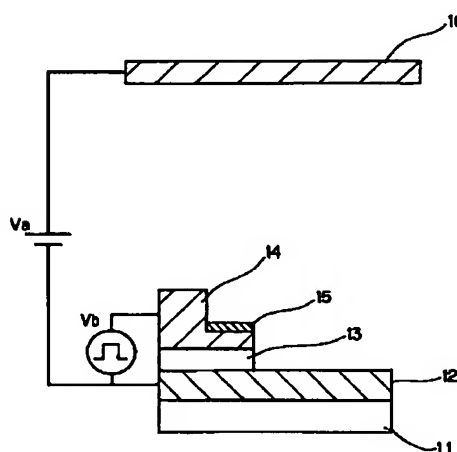
【図20】炭素を主成分とするファイバー別の構造を説明するための模式図である。

【符号の説明】

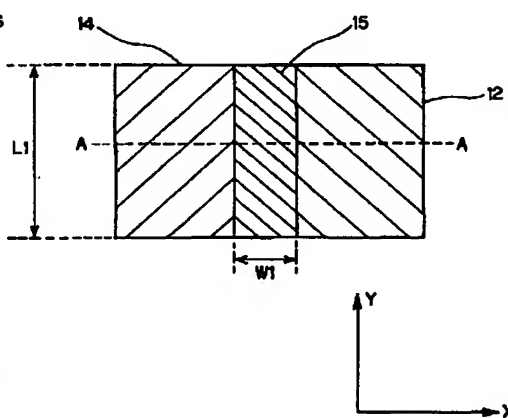
11 基板
12 第一の電極
13 絶縁層

13a 絶縁層
13b 絶縁層
14 第二の電極
14a 第二の電極
14b 第二の電極
15 電子放出膜
16 アノード
17a 等電位面
17b 等電位面

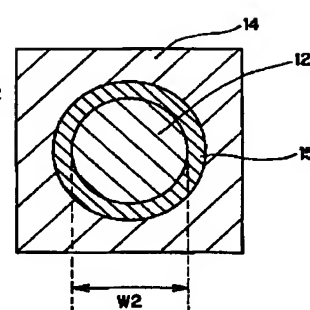
【図1】



【図2】

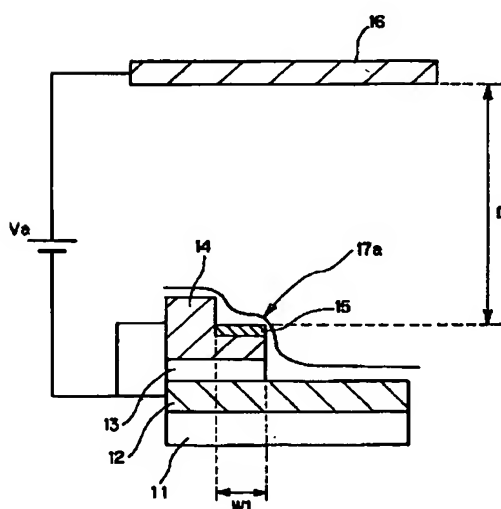


【図15】

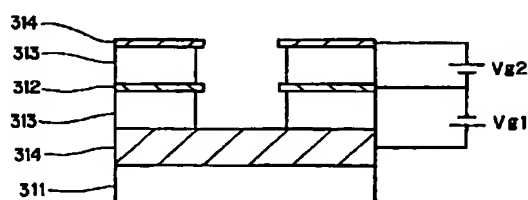


【図4】

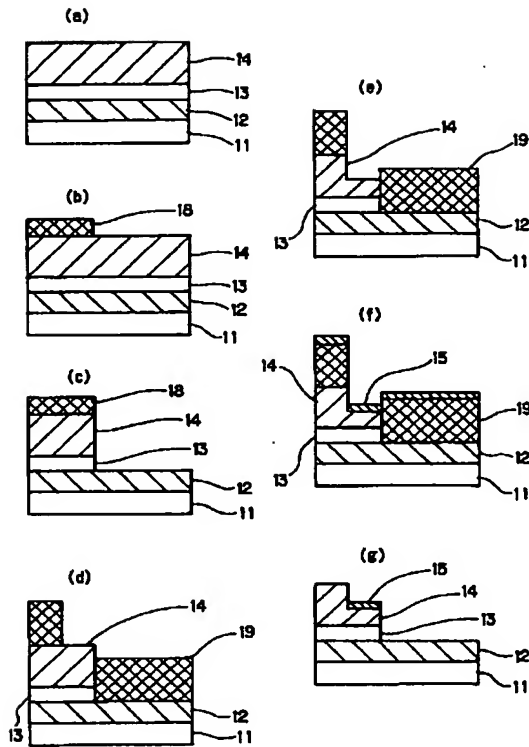
【図3】



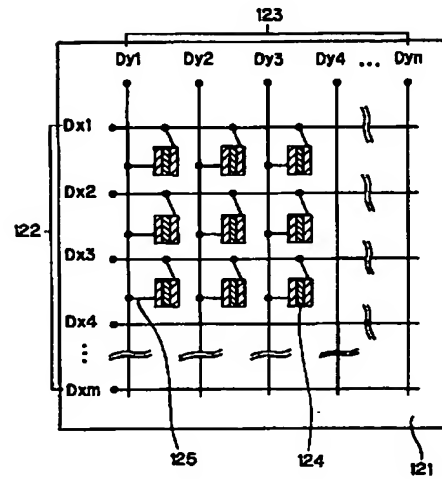
【図17】



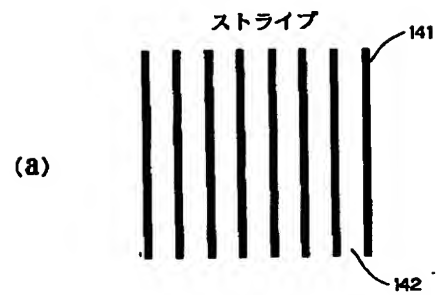
【図5】



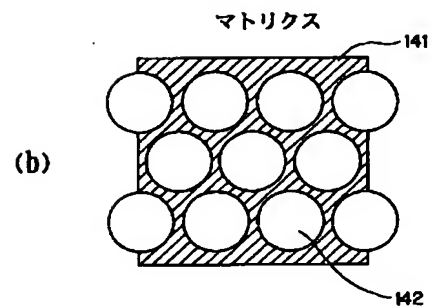
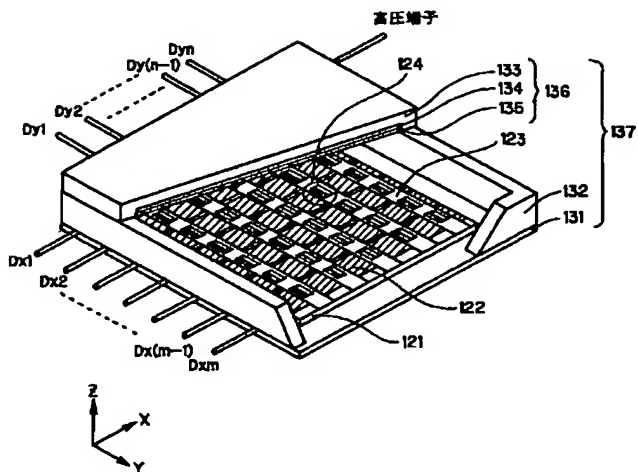
【例6】



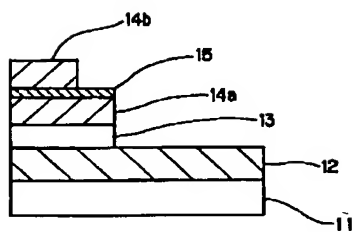
【図8】



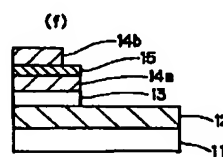
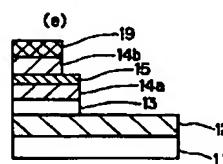
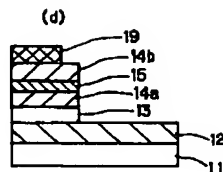
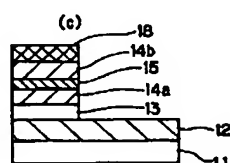
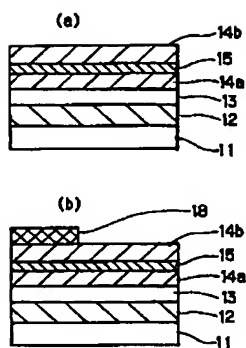
【図7】



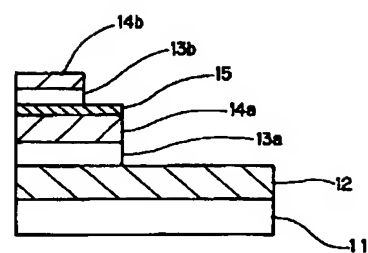
【圖9】



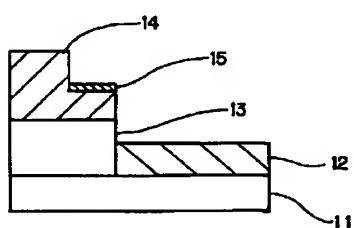
【圖10】



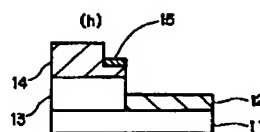
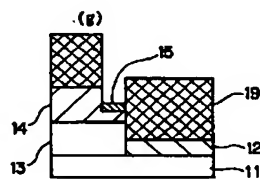
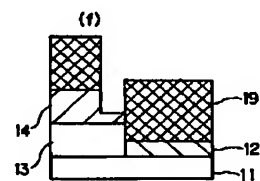
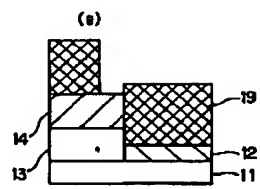
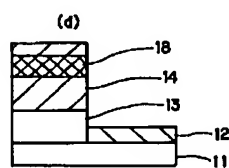
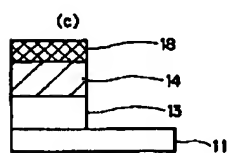
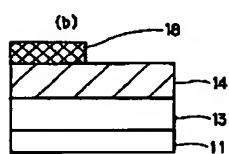
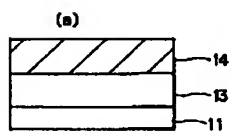
【圖11】



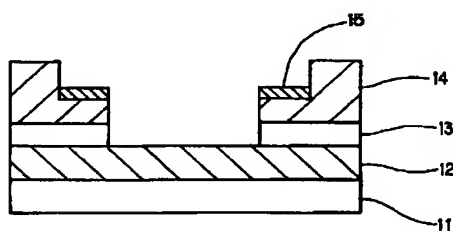
【圖12】



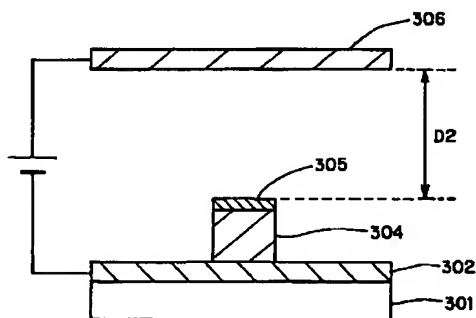
【圖13】



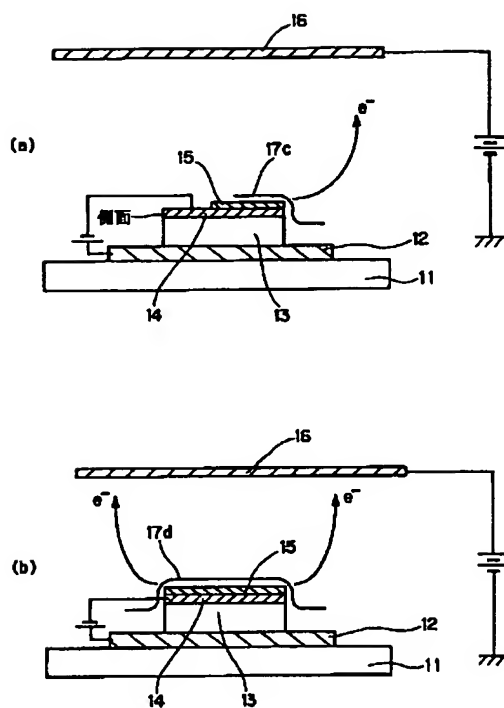
【圖14】



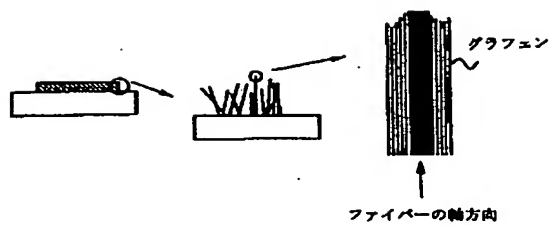
【圖16】



【図18】



【図19】



【図20】

